

射频电感器的特性表征

Gregory L. Amorese

安捷伦科技有限公司(100022)

摘要: 射频(RF)电感器是许多无线电路设计中的关键元件。适当表征这类复杂器件对于获得优良的系统性能十分重要。但是,全面、精确表征这类器件提出了许多复杂的任务。本文将对这些复杂任务进行评述,并提出获得最佳结果的某些解决方案。

关键词: RF电感器 测量方法 夹具 误差修正 测试信号状态

RF Inductor Characterization

Abstract: RF inductors are critical components in many wireless circuit designs. Proper characterization of these complex devices is very important to achieve high system performance. But a thorough, accurate characterization of these devices presents many challenges. This paper will review those challenges and propose some solutions to achieve the best possible results.

Keywords: Device modeling, measurement technique, fixture, error correction, test signal conditions.

引言

本文将讨论精确测量与射频 SMD 电感器相关的技术问题。这个论题涵盖器件模型、测量方法、夹具和误差修正以及测试信号状态。

电感器模型

涉及射频电感器的第一个问题是如何建立其模型。电感器的最简单模型是包含纯电抗和纯电阻的二元模型。该模型忽略了除电阻性损耗以外的任何不完善性。但我们知道,这类器件还具有寄生电容,因此,二元模型不适用于确定射频电感器的性能。

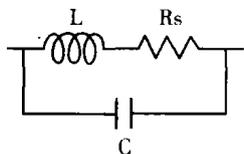


图1 用于射频电感器的典型三元模型

图1示出包含寄生电容的模型。该模型为电路设计人员提供了有效的分析途径。利用阻抗分析仪,我们可以直接确定子元件值(即理想电感值、理想电阻值和理想电容值)。由于这个模型包含寄生电容,故它能识别自谐振的发生。根据应用情况和所需精密度,三元模型可能更适合。但是,电感器具有另一些非理想的特性。如果确定这些非理想特性

十分重要,便应采用更完善的模拟方法。可以建立包含与频率相关的元件(例如,由于趋肤效应而随频率增大的ESR)的多元模型,并用于更精确地确定射频电感器的真实特性。这样的方法最近已被拟定出来且编制成文件资料,方法利用了任何用户定义的模型和使该模型中的各项与实际测量数据相符的电子设计仿真软件。^[1]

测量技术

第二个问题是用什么设备来测量射频电感器。基于反射的方法不适用于全面了解这类器件,因为利用该法进行精确测量时,在整个频率范围内阻抗通常都太高或太低。为了在较宽的阻抗范围内提供较高精度的射频阻抗测量,业已发展了一种称为RF-IV的相当新颖的方法。图2中示出典型的测量要求以及测量覆盖范围和精度的图示说明。用于描述2种阻抗测量方法的线表示测量误差小于10%的近似区。附加的误差来自校准。大多数射频测量设备使用了3个标准(短路、开路 and 负载(通常为50Ω额定值))来建立参考面。然而,当试图确定高Q器件的Q值时,这几项和对可溯源标准的表征都不能满足对精密相位测量的要求。为此,某些射频测量设备有选择地提供能给出优良相位参考,因而给出高得多的Q值测量精度的辅助校准器件。

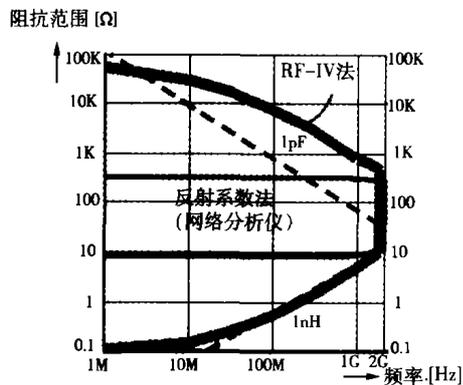


图 2 RF-IV 和反射(网络分析仪)技术测量精度的比较

夹具和夹具补偿

第三个问题是我们用来将测量设备与被测射频电感器相连接的夹具固定。在为单端口阻抗提供的标准连接器(例如, APC-7 连接器、SMA 连接器等)上校准我们的测量是相当方便的。在标准连接器上,我们可以利用一些认证的标准(通常为开路、短路和负载标准)。但是, SMD 射频电感器需要利用夹具与连接器相连,而夹具将对测量信号引入需加以补偿的显著误差(图 3)。

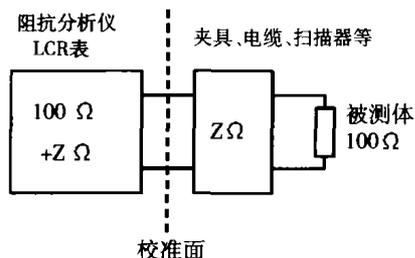


图 3 射频电感器的典型测量配置

一种方法是利用包括串联阻抗、并联导纳和端口延伸(信号延时)的夹具的模型,如图 4 所示。利用这个模型,我们可以完成开路和短路补偿,以求出串联阻抗和并联导纳(图 5)。这样,当测量射频电感器时,仪器实际上是测量串联、并联导纳和被测件(DUT)三者的组合。若我们知道夹具的阻抗和导纳,则可以利用下面的公式(1)从数学上将其消除以求出被测件的阻抗。

$$Z_S = R_S + j\omega L_S$$

$$Y_O = G_O + j\omega C_O$$

$$Z_{DUT} = \frac{Z_{\text{实测}} - Z_S}{1 - (Z_{\text{实测}} - Z_S)Y_O} \quad (1)$$

开路补偿很容易完成。短路补偿由于没有理想的短路器而变得复杂,即我们试图使用的任何短路器都有其自身的电阻和电感。表 1 列出尺寸与典型

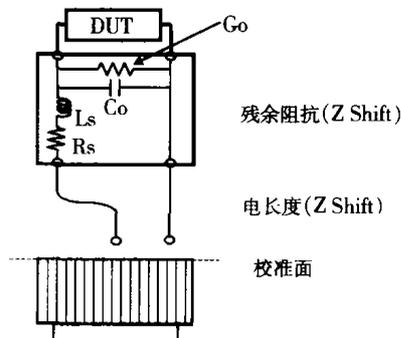


图 4 夹具误差模型

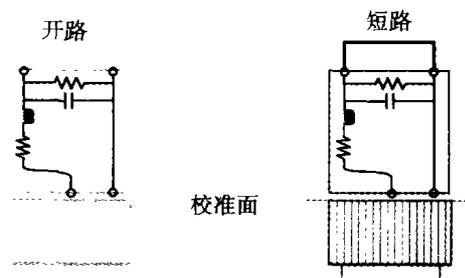


图 5 开路/短路补偿

射频电感器相似的某些矩形短路块的残余电感值。表 2 列出使用同轴被测件测量腔室的夹具的残余电感值。由于这种夹具的短路块是同轴结构,故残余电感能利用熟知的数学方法极精确地确定。这种短路块可用来完成短路补偿功能,在此,仪器将对夹具阻抗和短路块阻抗两者进行测量。若我们知道短路块的阻抗,便可以将其减去未求出只是夹具的真实串联阻抗,并将该数据用于计算(公式(1))。对短路块残余电感的处理会带来原理上的争论。我们能否将器件电感看作是隔一段距离的 2 点之间提供的总电感,或者我们能否将器件电感看作是器件建立的“附加”电感(与真正的直通相比)? 在测量射频电容器的情况下,通常我们将减去短路块的电感,但在电

表 1 矩形短路块的残余电感值

| 尺寸 | 额定电感值 |
|-------------|-------|
| 0201:0603mm | 0.2nH |
| 0402:1006mm | 0.6nH |
| 0603:1608mm | 0.4nH |
| 0805:2012mm | 0.4nH |

表 2 圆柱形短路块的残余电感值

| 尺寸 | 额定电感值 |
|-------------|--------|
| 0201:0603mm | 0.16nH |
| 0402/1006mm | 0.27nH |
| 0603/1608mm | 0.43nH |

传感器的情况下,上述两种考虑的任何一种都被认为是正确的。

夹具固定的另一个问题与接触布置相关,如图 6 所示。如果我们从器件的两端与之接触,则射频能量将以不同于从下方接触的方式流过器件。图 7 示出对同一射频电感器采用 2 种不同接触方法的测量结果。测量射频电感器的最后一个重要问题与它们的尺寸及其在夹具内的位置相关。当元件尺寸接近与接触尺寸相同的数量级时(目前的器件几乎总是这种情况),器件相对于接触的位置便成为关键性的问题。图 8 示出对同一元件在位置稍微改变时的测量结果。如上所述,业已研制出将同轴结构用于元件放置的夹具。这种夹具内的腔室采用不同的尺寸,使与不同尺寸的元件相适应,因而能降低由元件位置引起的测量误差。还研制出另一种夹具,该类夹具采用了按照标准 EIA SMD 元件尺寸(例如 1608mm / 0603in)刻蚀出的导槽。这种导槽还大大降低由定位引起的任何误差。

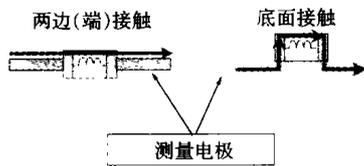


图 6 测试夹具结构影响测量结果

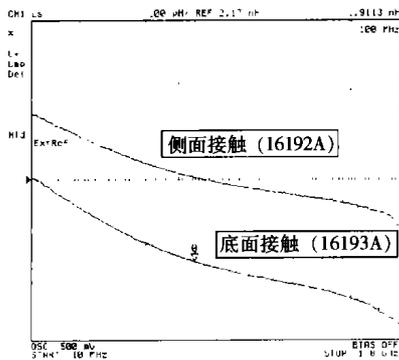


图 7 用底面和侧面接触布置,2nH 电感器的测量结果变化

测试信号状态

对射频电感器进行分析的最后一个主要问题是保证在正确的测试信号状态下完成表征。通常,这类器件需要在其实际工作条件下进行评估。信号的频率当然也十分重要,所以,测量仪器和夹具必须覆盖所关注的频率范围。器件还需在适当的交流和直流信号下进行评估。某些阻抗测量产品还包括直流偏置电源,如果没有,则可以利用外接直流偏置 T

形接头(但需小心选择适当的 T 形接头并进行误差修正)。

射频电感器的最新进展已得到尺寸很小的器件(例如, EIA0201/0603mm)。许多这类器件都包含磁性材料,所以它们的特性对交流和直流信号幅度十分敏感。由于这类器件很小,故它们只工作在很低的信号电平,且必须在该信号电平上进行测试。

许多传统的测量仪器都没有适用于小信号测量的适当低噪声接收机。图 9 给出了由用于射频阻抗测量的 2 套射频测量设备得到的测量结果的差别。很容易看出,一套测量设备有大得多的重复测量变化,这是因为它没有适当的低噪声接收机。如果我们实际上是测量很大的电感值,则两件测量设备将给出相同结果。问题只出现在新一代的较小器件上。在许多情况下,射频阻抗测量用结合网络分析仪的 TR 或 S 参数测试装置完成。通常,这些测试装置还不具有能精确进行阻抗测量的足够灵敏的接收机。

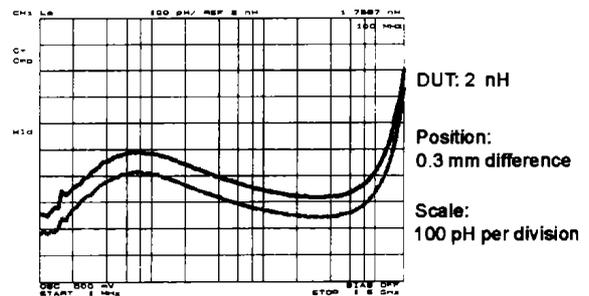


图 8 2nH 电感器在 0.3mm 位置变化时的测量结果变化

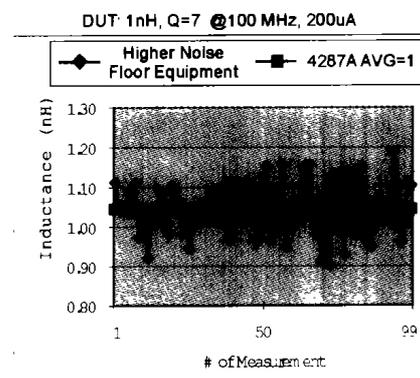


图 9 精确测量小电感值要求使用低噪声测量系统

参考文献

[1] Developing Sophisticated Models for Capacitors, Inductors, and other Passive Components: Greg Amorese; Wireless Systems Design Conference and Exposition 2002; San Jose, CA, USA.